

概述

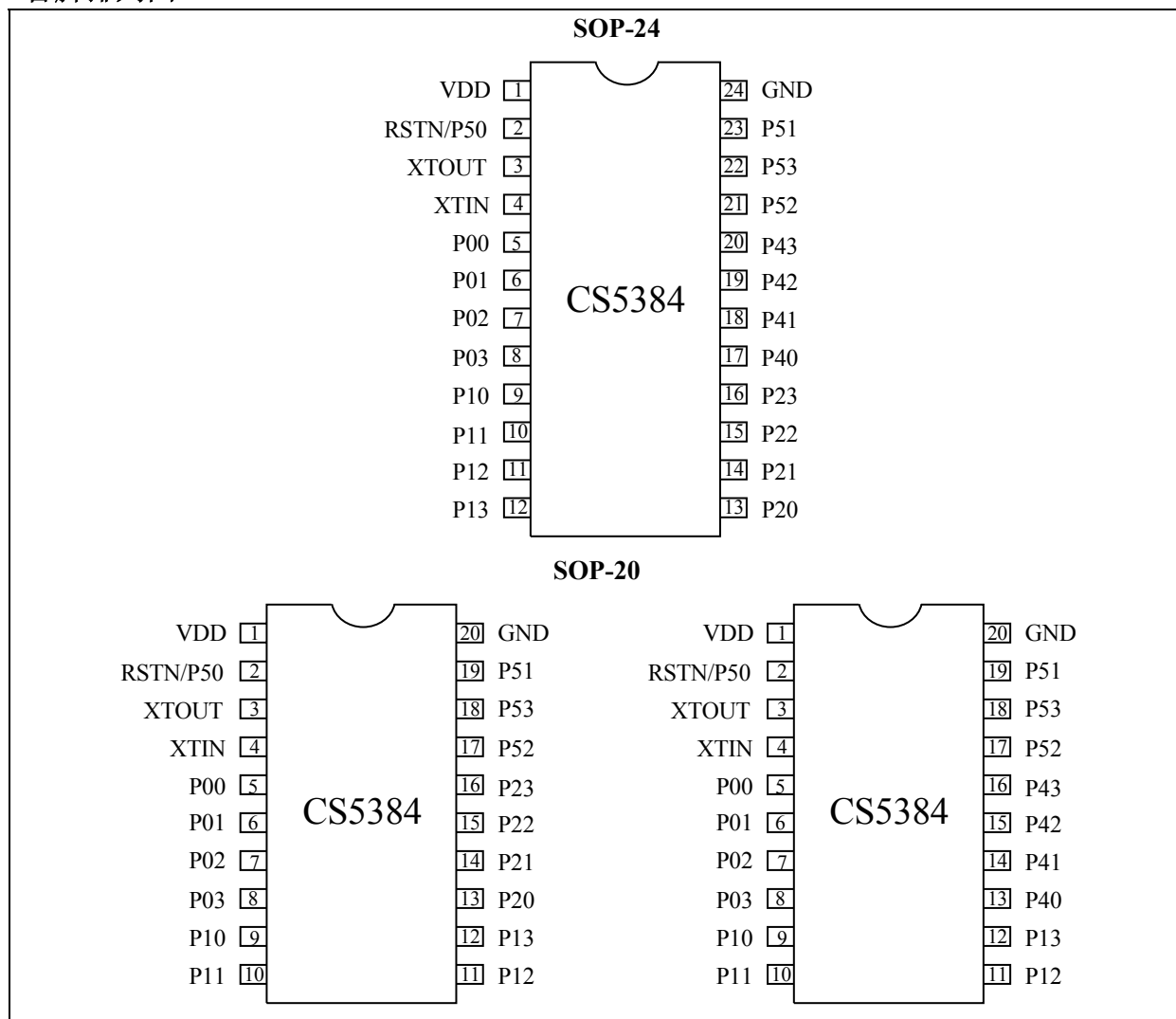
CS5384 是一种基于四位 MCU 核的红外遥控发射大规模集成电路,适用于红外线发射遥控设备、电视机遥控器、录象机遥控器、VTR、激光唱机及音响遥控器等家电中。

功能特点

- 低电压工作: 2.0V~4.0V
- 低功耗: $\leq 1\mu\text{A}$ (Hold 模式)
- 程序 ROM 容量: 2k×9bit (后 1k 空间可作数据表)
- 数据 RAM 容量: 16×4bit
- 指令: 45kinds
- 定时计数器: 10~15bit
- I/O 端口:
 - I/O: 2 通道 (8 端子)
 - 输入: 1 通道 (4 端子)
 - 输出: 2 通道 (8 端子)
- 载波周期: $f_{\text{osc}}/12$ (晶振为 455kHz 时载波为 38kHz)
- 振荡周期: 300k~1MHZ
- 指令执行时间: 11 μs (在 455kHz 时)
- 无须外接元件可实现 64 个按键
- 根据需要选用 SOP24 脚或 SOP20 脚封装

CS5384

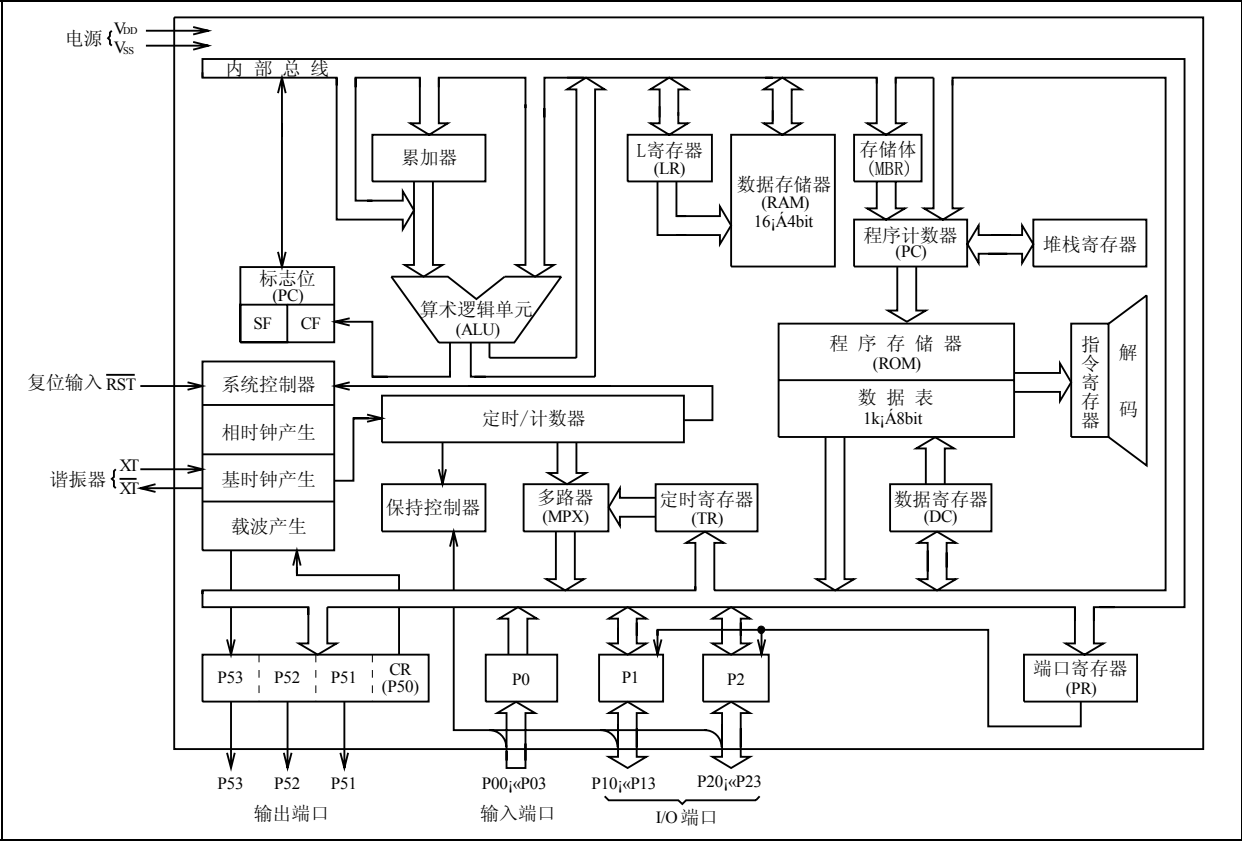
管脚排列图



管脚说明

管脚号	符 号	描 述
1	VDD	电源（2.0V~4.0V）
24	GND	
2	RSTN	电路复位（低电平有效）
	P50	P 沟道开漏输出
3	XTOUT	晶振输出
4	XTIN	晶振输入
5~8	P00~P03	4 位输入脚（有下拉电阻），用于键盘扫描输入和内部功能控制
9~12	P10~P13	4 位 I/O 脚（可由程序设定输入输出，有下拉电阻） 作为输入脚时可用于键盘扫描输入 作为输出脚时为 P 沟道开漏输出，可用于键盘扫描输出
13~16	P20~P23	4 位 I/O 脚（可由程序设定输入输出，有下拉电阻） 作为输入脚时可用于键盘扫描输入 作为输出脚时为 P 沟道开漏输出，可用于键盘扫描输出
17~20	P40~P43	4 位输出脚，用于键盘扫描输出
21	P52	大电流输出（可驱动发光二极管），可作为发送红外信号的指示
22	P53	带载波的遥控信号输出
23	P51	P 沟道开漏输出

功能框图

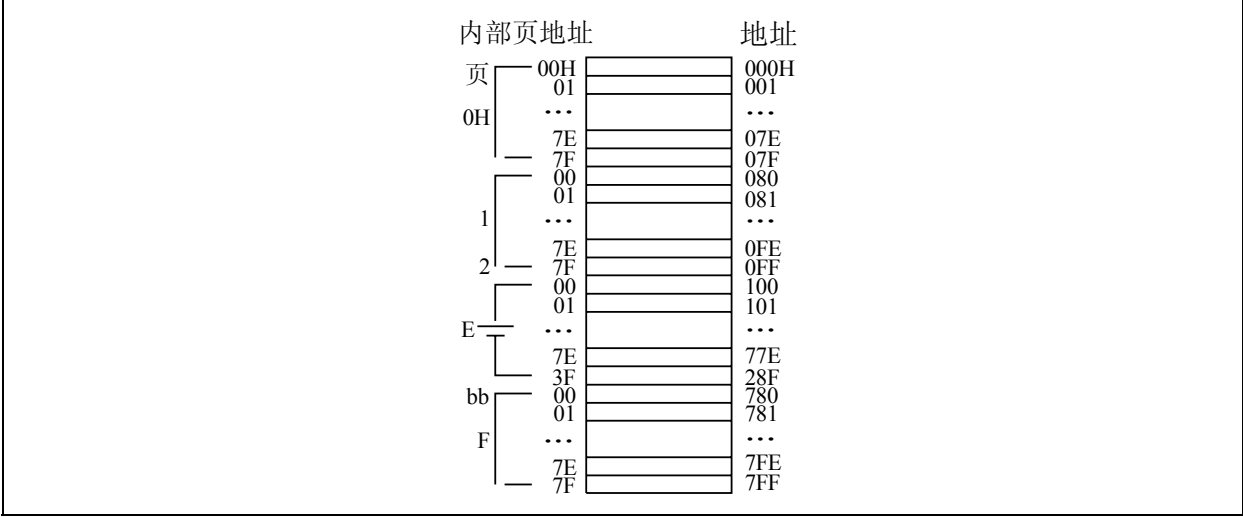


功能说明

内部 CPU 功能

● 内存计数器（PC）

程序计数器是一个 11 位的二进制计数器，用来保存下一条指令的地址。当执行转移指令和分支指令时，将被设置成下面表格中指定的值，程序计数器被初始化为 0。



程序存储器结构

程序计数器的条件值

结构或操作	条 件		程序计数器（PC）										
			页分派				页地址说明						
			Pc9	Pc9	Pc8	Pc7	Pc6	Pc5	Pc4	Pc3	Pc2	Pc1	Pc0
LD MBR, #k +BSS a	SF=1 （满足转移条件）		存储体寄存器的内容				由 BSS 指令直接确定的值						
	SF=0 （不满足转移条件）		+2										
BSS a	SF=1	低 7 位地址不 等于 1 1 1 1 1 1	不变				由指令直接指定的值						
		低 7 位地址 等于 1 1 1 1 1 1	+1				由指令直接指定的值						
	SF=0		+1										
CALLS a	—		0	0	0	0	0	0	由指令直接指定的值			0	
RET	—		堆 栈 恢 复 的 值										
其它结构	—		+1										
复位	—		0	0	0	0	0	0	0	0	0	0	

● 存储体寄存器（MBR）

存储体寄存器是一个 4 位的只写寄存器，当程序存储器中任何一个地方出现跳转时，存储体寄存器提供程序存储器的页码（程序计数器的高 4 位）。

● 堆栈寄存器（STACK）

堆栈寄存器是一个 11 位的寄存器，当程序调用指令被执行时，堆栈寄存器在程序跳到子程序前保存 PC 计数器的内容（返回地址）。子程序堆栈只有一层可用，当出现两个调用指令时，第一个返回地址被覆盖，第二个返回地址放到堆栈寄存器，PC 从子程序返回时，执行返回指令，使堆栈

寄存器内容恢复到程序计数器。

● 数据查表指针（B，H，D）

数据查表指针，分别为三位（B）、四位（H，仅低三位有效）、四位（D）。ROM 最后 1K 的空间（400H~7FFH）可作为数据表格，与程序空间复用。当访问 ROM 中的固化数据时，该寄存器组作为访问数据表格的指针（按 BHD 的顺序形成 ROM 地址），在其他情况下 H，D 可作为通用寄存器来使用。存放在数据表格中的固定数据可由查表指令来实现，当执行查表指令时，程序自动到 ROM 的最后 1K 空间去查找数据，ROM 地址的低十位依次由 B 的低三位、H 的低三位和 D 的全部四位决定。

● 程序存储器（ROM）

程序存储器放置程序和固定数据，下一条执行指令读出地址是由程序计数器标明的，在地址 444~47F 和 7F8~7F 物理程序存储器不存在。当这个区域被读时，7FH（NOP 指令）被读出。

地址 2K×9bits	
000H	恢复开始地址
002	[CALL a]
01F	命令子程序调用
020	[LDL A,@DC]
443	[LDH A,@DC]
444	
47FH	命令数据转换表
480	
7F7	7FH(NOP) 命令
	数据表格与正
	常程序复用区
7F8	
7FF	7FH(NOP) 命令

程序存储器映射图

● L 寄存器（LR）

L 寄存器是 4 位的寄存器，它用作数据存储器（RAM）的地址指针，也可以用作通用寄存器。

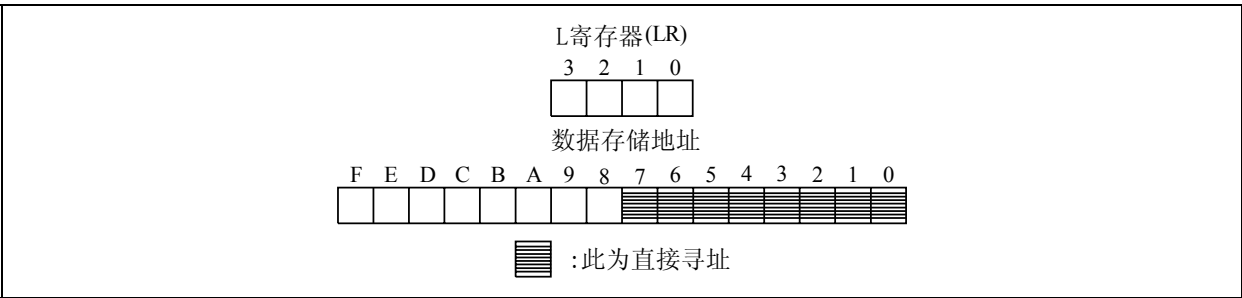
● 数据存储器（RAM）

数据存储器存储用户处理的数据。

有两种数据存储器的地址寻址模式，一个是间接寻址，L 寄存器确定它的地址；另一个是直接寻址，指令区域低 3 位直接确定地址。

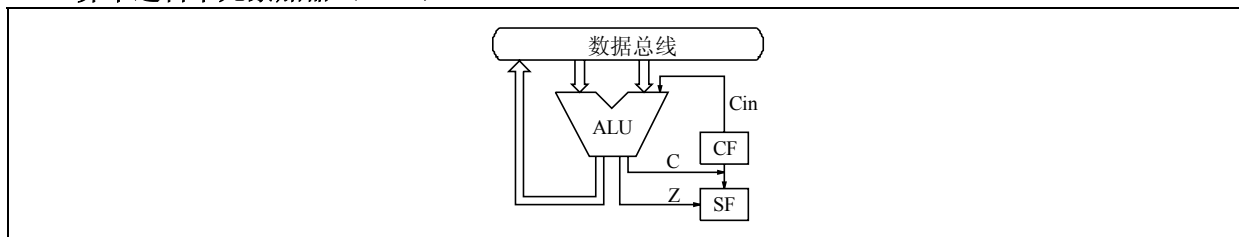
下图表示 L 寄存器和数据寄存器的结构。

数据寄存器的内容在复位时未定义，初始化设置用初始化程序。



L 寄存器和数据存储器结构

- 算术逻辑单元累加器 (ALU)



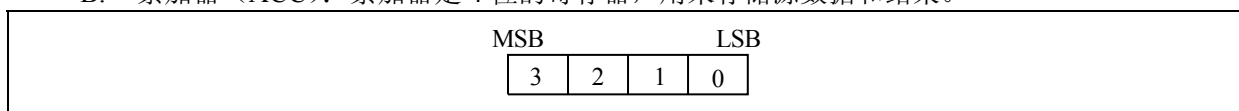
ALU 和标志位

注: Cin 表明进位输入由指令决定

A. ALU 是执行多种 4 位二进制数据操作的电路。

ALU 执行操作对应于指令, 结果输出 (4 位) 进位数据 (C) 和零检测数据 (Z)。

B. 累加器 (ACC): 累加器是 4 位的寄存器, 用来存储源数据和结果。



累加器

- 标志 (FLAG)

有两种标志: 进位标志 (CF) 和状态标志 (SF)。可以按照条件由指令设置和清除标志位, 状态标志在初始化时设置为 1。

- 时钟发生器, 定时发生器

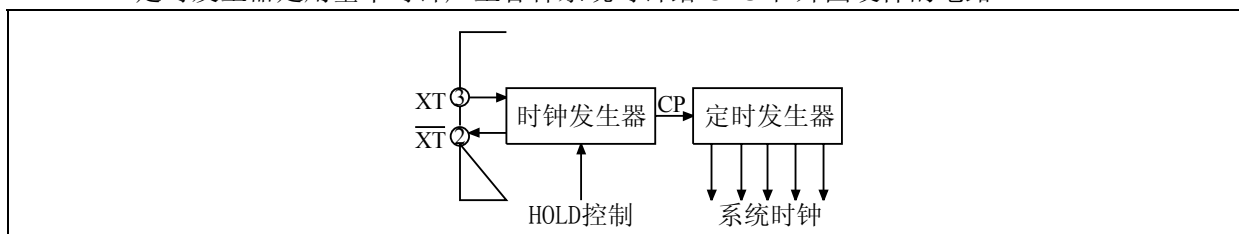
下图显示时钟发生器和定时发生器的设置。

A. 时钟发生器

晶体振荡器连接到 XT 和 XT 产生基本时钟。它还可以以外部振荡器输入, 输入 XT 引脚的时钟作为基本时钟。时钟发生器是产生基本的时钟脉冲作为系统时钟的基础, 提供给 CPU 的电路。时钟发生器在待机模式时停止振荡。

B. 定时发生器

定时发生器是用基本时钟产生各种系统时钟给 CPU 和外围硬件的电路



时钟发生器和定时发生器的结构

- 指令周期

指令和内部硬件操作和基本时钟信号同步执行。指令执行系统最小的单位为指令周期。一个指令周期由 5 种状态组成 (S0~S4), 每种状态由一个基本的时钟组成。因此指令周期时间为 5/fc。

外围电路

● 端口

以下功能执行时使用 I/O 指令（4 字节）

键扫描，传输信号输出，传输显示输出和内部电路控制。

以下列出 2 字节端口的系统特征。地址（00~05H）分配到这些端口。

◆ I/O 内部电路控制：键扫描，传输信号输出，传输显示输出

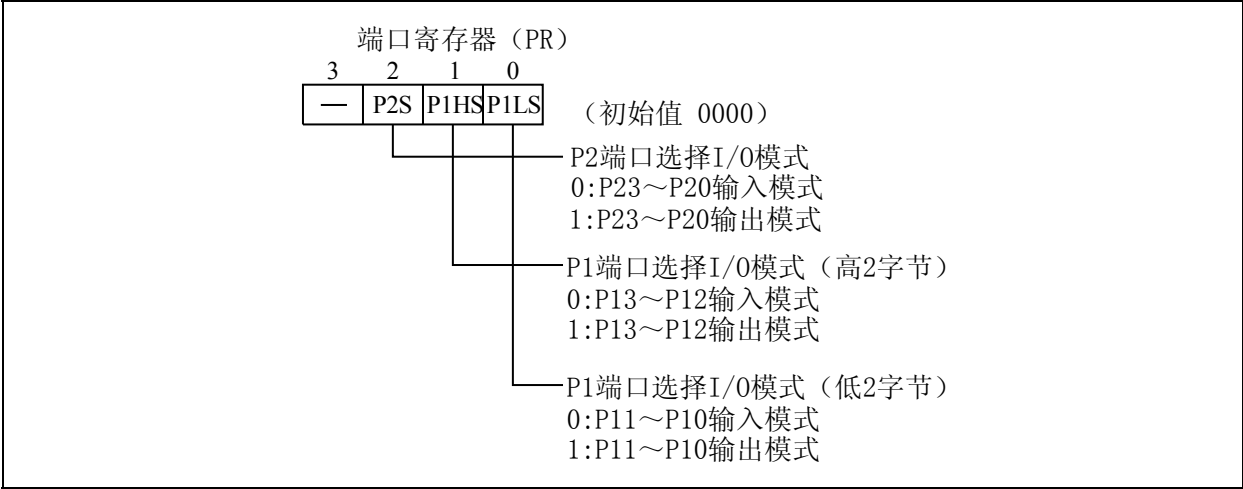
◆ 命令寄存器：内部电控制

内部指定端口地址用 I/O 命令选择端口。

端口寄存器控制可编程 I/O 端口的输入和输出。

1. 端口寄存器（PR）

端口寄存器是 4 位只写寄存器，用来选择可编程 I/O 端口的输入和输出。在保持模式期间，端口寄存器不能选择这个方式。



用于端口寄存器的可编程 I/O 端口控制

2. I/O 端口

本电路有 5 个 I/O 端口共 20 个管脚

- 1) 端口 P0：4 位输入
- 2) 端口 P1，P2：4 位可编程输入/输出
- 3) 端口 P4：4 位输出
- 4) 端口 P5：4 位输出（P52 和 P53 作为大电流输出）。

A. 端口 P0（P03~P00）

端口 P0 是 4 位输入端口，内部有下拉电阻，所有管脚在高电平时都有解除 HOLD 状态功能。

B. 端口 P1（P13~P10），P2（P23~P20）

端口 P1，P2 是带有锁存器的 4 位可编程 I/O 端口，输入输出可由程序选择（8 字节）。锁存器初始化为 1。在保持模式期间能改变选择的管脚，在高电平时有解除 HOLD 状态功能。

P0 端口（端口地址 IP00）

3	2	1	0
P03	P02	P01	P00
HCAN0	HCAN0	HCAN0	HCAN0
3	2	1	0

P1 端口 (端口地址 OP01/IP01)

3	2	1	0
P13	P12	P11	P10
HCAN13	HCAN1 2	HCAN1 1	HCAN1 0

P2 端口 (端口地址 OP02/IP02)

3	2	1	0
P23	P22	P21	P20
HCAN23	HCAN2 2	HCAN2 1	HCAN2 0

C. P4 (P40~P43) 端口

P4 端是输出端口用于键盘扫描输出。

D. P5 (P53~P51) 端口

P5 端口是带有锁存器的 4 位输出端口。

P50 是 P 沟道开漏输出，此管脚通常作为系统码的选择端 (未引出)；

P51 是 P 管开漏输出，一个选择是允许作推挽输出，锁存初始化设置为 0。P52 作为通用输出来驱动传输显示 LED 输出，锁存器初始化为 1。P53 作为通用输出来驱动红外线 LED。向 P53 写入 1 时，此管脚输出 $f_{osc}/12$ (1/3 占空比) 调整副载波频率，向 P53 写入 0 时，此管脚输出低电平。输出锁存器初始化设置为 0。

P5 端口，命令锁存器 (端口地址 OP05)，定时/计数器输出 (端口地址 IP05)。

端口 P5 的最低有效位 (P50) 用只写命令寄存器从 P53 选择副载波频率 (负载) 输出，输出锁存器初始化设置为 0。由于端口 P5 是输出端口，当一个输入指令被执行时，P5 可读出定时器/计数器输出 (IT3~IT0)。

3	2	1	0
P53	P52	P51	P50
IT3	IT2	IT1	IT0

(初始值: 0111)

载波频率

0: $f_{osc}/12$ (duty1/3)

1: $f_{osc}/8$ (duty1/2)

可选项

0: $f_{osc}/24$ (duty1/3)

1: $f_{osc}/16$ (duty1/2)

P5 端口

● 定时/计数器

定时/计数器是 17 步二进制计数器用来对基本时钟的分频。它输出一周期脉冲，此脉冲选自 step10 和 step15。

定时/计数器用途如下：

执行定时复位指令和保持模式取消时，定时/计数器复位清零。

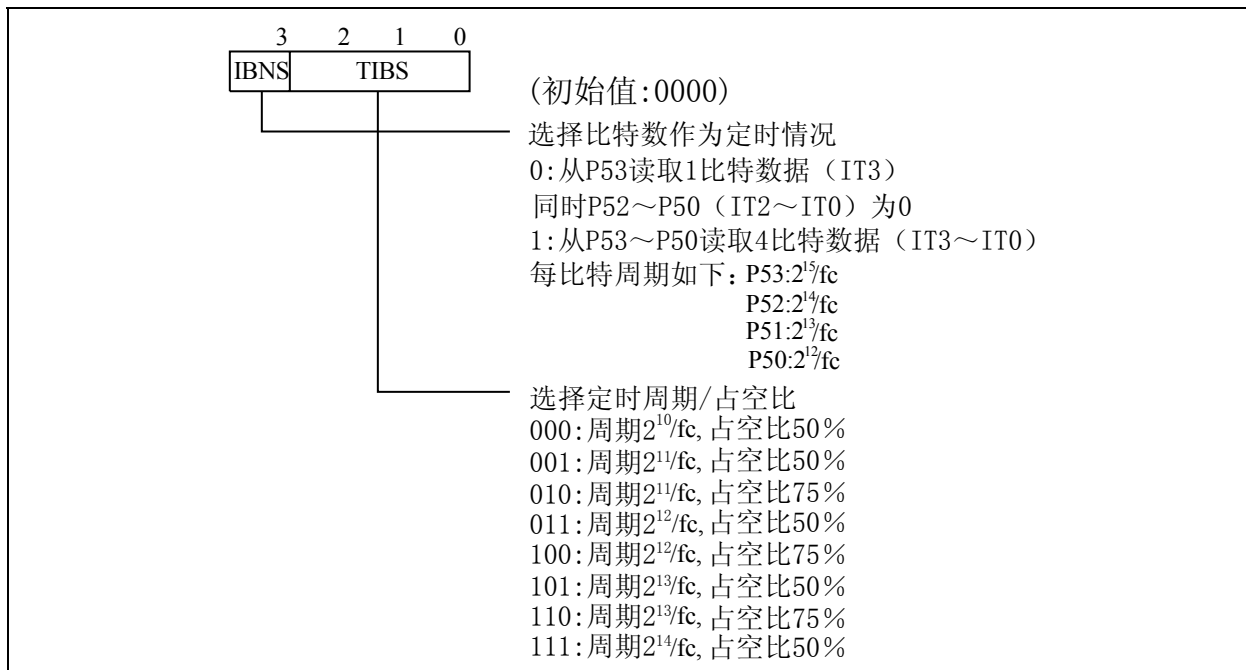
◆ 定时发生脉冲

◆ 看门狗定时器

◆ 当保持模式取消时，监视定时器输出。

1. 定时寄存器 (TR)

定时寄存器是 4 位只写寄存器，定时状态读出时，选择此方式；定时寄存器初始化为 0。



定时/计数器输出模式控制寄存器

2. 定时计数器输出 (IT3~IT0)
 定时计数器复位清零, 基本时钟信号每输入一次, 定时计数器从 0 开始增量。定时计数器输出将定时计数器值的取反值通过 P5 的端口输入指令传到累加器或数据存储器 (IN%5, A) 和 (IN%IP05, LR), 复位读数为 1 (减量)。
3. 监视定时输出
 监视定时输出有效时间为 2¹⁶/f_c (s)。当定时器没有在定时复位前重新复位, 本电路认为 CPU 运行出错, 将复位 CPU。

保持控制电路

保持功能实现停止系统操作和保持停止前瞬间的内部状态。保持功能是由端口保持方式取消功能和保持指令控制, 具有保持取消功能的是 P00~P03 管脚, P10~P13, P20~P23 在保持方式期间可转换和选择输入方式。

● 保持模式

保持模式通过保持指令起动, 保持模式一直持续到保持方式取消管脚变为高电平。以下是保持方式期间的状态:

- ◆ 振荡停止, 内部指令停止。
- ◆ 定时计数器清零。
- ◆ 数据存储器, 寄存器和端口锁存器维持进入保持方式前瞬间的状态。(状态标志设置为 1)
- ◆ 内存计数器得到保持指令后, 保持 2 个地址。(保持模式取消后, 继续执行保持指令后面的指令)。

● 保持模式取消

在保持方式期间, 高电平输入到保持方式取消管脚上去时, 保持方式取消继续运行。保持方式按下列顺序取消:

- ◆ 振荡开始。
- ◆ 时间监视器要求稳定振荡, 内部操作在监视期间仍然停止, 监视时间为 2¹¹/f_c(s)。
- ◆ 监视时间完毕后, 继续执行保持指令后面的指令。

保持模式被取消, 在这种情况下, 复位操作立即执行, 由于标准操作在复位操作消失的同时开始执行, RST 管脚必须在监视期间保持低电平, 直到振荡稳定。

如果保持方式取消管脚输入高电平, 执行保持指令非但不能进入保持状态, 反而会马上进入取

消顺序（监测期），此时监测时间是一个在 $0\sim 2^{11}/f_c(s)$ 期间不定值。因此，当保持命令被执行时，保持方式取消管脚必须输入低电平。

复位电路

如果 RST 管脚在低电平持续时间超过了 3 个最小指令周期（15 个基本时钟）而供给电压在允许范围内，振荡又不稳定，则系统复位，内部状态初始化。

RST 处于高电平时，复位操作被取消，在起始地址 000H 处执行程序。

数据硬件	数据值	数据硬件	数据值
程序计数器（PC）	000H	输出锁存器（I/O 端口）	参照 I/O 电路说明
状态标志（SF）	1		
端口寄存器（PR）	0000B		

复位后数据初始状况

指令集

1. 传送指令

	指 令	操 作	CF	SF	执行周期
A	LD A, L	$A \leftarrow LR$	—	1	1
B	LD A, D	$A \leftarrow DC$	—	1	1
C	LD A, H	$A \leftarrow HR$	—	1	1
D	LD A, @LR	$A \leftarrow RAM(LR)$	—	1	1
E	LD A, #K	$A \leftarrow K$	—	1	1
F	LDL A, @HD	$A \leftarrow ROM(HD)L$	—	1	1
G	LDH A, @HD	$A \leftarrow ROM(HD)H$	—	1	1
H	LD L, A	$LR \leftarrow A$	—	1	1
I	LD L, #K	$LR \leftarrow K$	—	1	1
J	LD @LR, A	$RAM(LR) \leftarrow A$	—	1	1
K	LD @LR, #K	$RAM(LR) \leftarrow K$	—	1	1
L	LD DC, A	$DC \leftarrow A$	—	1	1
M	LD P, A	$PR \leftarrow A$	—	1	1
N	LD T, A	$TR \leftarrow A$	—	1	1
O	LD B, A	$BR \leftarrow A$	—	1	1
P	LD H, A	$HR \leftarrow A$	—	1	1

- A. 把 LR 寄存器中的值传送到累加器中
- B. 把 DC 寄存器中的值传送到累加器中
- C. 把 HR 寄存器中的值传送到累加器中
- D. 把 LR 寄存器所指向 RAM 单元中的内容传送到累加器 ACC 中
- E. 把四位立即数 K 传送到累加器中
- F. 把 ROM 数据表中 B, H, D 所指向的八位数据的低四位传送到累加器 ACC 中
- G. 把 ROM 数据表中 B, H, D 所指向的八位数据的高四位传送到累加器 ACC 中
- H. 把累加器 ACC 中的内容传送到 LR 寄存器中
- I. 把立即数 K 传送到 LR 寄存器中
- J. 把累加器 ACC 中的内容传送到 LR 寄存器所指向的 RAM 单元中
- K. 把立即数 K 传送到 LR 寄存器所指向的 RAM 单元中
- L. 把累加器 ACC 中的内容传送到 DC 寄存器中

M. 把累加器 ACC 中的内容传送到端口模式寄存器 PR 中

N. 把累加器 ACC 中的内容传送到定时寄存器 TR 中

O. 把累加器 ACC 中的内容传送到定时寄存器 BR 中

P. 把累加器 ACC 中的内容传送到定时寄存器 HR 中

以上 15 条数据传送指令执行结果不影响进位标志 CF，并且状态标志 SF 保持为 1。

2. 输入/输出指令

	指 令	操 作	CF	SF	执行周期
A	IN A, %P	$A \leftarrow \text{PORT}(P)$	—	/Z	2
B	IN @LR, %P	$@LR \leftarrow \text{PORT}(P)$	—	/Z	2
C	OUT %P, A	$\text{PORT}(P) \leftarrow A$	—	1	2
D	OUT %P, @LR	$\text{PORT}(P) \leftarrow @LR$	—	1	2

A. 把端口 PORT(P)的值送到累加器 ACC 中

B. 把端口 PORT(P)的值送到 LR 寄存器所指向的 RAM 单元中

C. 把累加器 ACC 的内容传送到端口 PORT(P)

D. 把 LR 寄存器所指向的 RAM 单元的内容传送到端口 PORT(P)

以上四条输入输出指令主要是对端口进行操作，两条读端口指令的执行将影响状态标志 SF 值

3. 算术与逻辑操作指令

	指 令	操 作	CF	SF	执行周期
A	ADD A, @LR	$A \leftarrow A + \text{RAM}(\text{LR})$	—	/C	1
B	ADDC A, @LR	$A \leftarrow A + \text{RAM}(\text{LR}) + \text{CF}$	C	/C	1
C	ADD A, #K	$A \leftarrow A + K$	—	/C	1
D	ADD L, #K	$\text{LR} \leftarrow \text{LR} + K$	—	/C	1
E	SUBBC A, @LR	$A \leftarrow \text{RAM}(\text{LR}) - A - \text{CF}$	C	C	1
F	INC @LR	$\text{RAM}(\text{LR}) \leftarrow \text{RAM}(\text{LR}) + 1$	—	/C	1
G	DEC @LR	$\text{RAM}(\text{LR}) \leftarrow \text{RAM}(\text{LR}) - 1$	—	C	1
H	INC D	$\text{DC} \leftarrow \text{DC} + 1$	—	/C	1
I	DEC D	$\text{DC} \leftarrow \text{DC} - 1$	—	C	1
J	AND A, @LR	$A \leftarrow A \& \text{RAM}(\text{LR})$	—	/Z	1
K	ORA A, @LR	$A \leftarrow A \mid \text{RAM}(\text{LR})$	—	/Z	1
L	XOR A, @LR	$A \leftarrow A \wedge \text{RAM}(\text{LR})$	—	/Z	1

A. 把累加器 ACC 的值和 LR 寄存器所指向的 RAM 单元中的内容相加，把相加后的结果送到累加器 ACC 中，影响标志 SF，SF=CF。

B. 把累加器 ACC 的值和 LR 寄存器所指向的 RAM 单元中的内容带进位相加，把相加后的结果送到累加器 ACC 中，进位值传送到 CF 中，影响标志 CF 和 SF，SF=CF。

C. 把寄存器 ACC 的值和立即数 K 相加，把相加后的结果传送到累加器 ACC 中，影响标志 SF，SF=CF。

D. 把寄存器 LR 的值和立即数 K 相加，把相加后的结果传送到寄存器 LR 中，影响标志 SF，SF=CF。

E. 带进位的反的减法指令，把寄存器 LR 所指向的 RAM 单元中的内容减去累加器 ACC 再减去进位的反/CF，把操作结果传送到累加器 ACC 中，把进位标志传给 CF，影响标志 CF 和 SF，SF=CF。

F. 加 1 指令，把 LR 寄存器所指向的 RAM 单元的内容加 1，影响标志 SF，SF=CF。

G. 减 1 指令，把 LR 寄存器所指向的 RAM 单元的内容减 1，影响标志 SF，SF=CF。

H. 加 1 指令，把 D 寄存器的内容加 1，影响标志 SF，SF=CF。

I. 减 1 指令，把 D 寄存器的内容减 1，影响标志 SF，SF=CF。

J. 累加器 ACC 和 L 寄存器所指向的 RAM 单元的内容进行逻辑与运算，运算后的结果保存到累加器 ACC 中，影响标志 SF，SF=Z。

- K. 累加器 ACC 和 L 寄存器所指向的 RAM 单元的内容进行逻辑或运算，运算后的结果保存到累加器 ACC 中，影响标志 SF，SF=Z。
- L. 累加器 ACC 和 L 寄存器所指向的 RAM 单元的内容进行逻辑异或运算，运算后的结果保存到累加器 ACC 中，影响标志 SF，SF=Z。

4. 位操作指令

	指 令	操 作	CF	SF	操作周期
A	CLR @LR, b	RAM(LR)b←0	—	1	2
B	SET @LR, b	RAM(LR)b←1	—	1	2
C	TEST @LR, b	SF←/RAM(LR)b	—	*	2

- A. 把寄存器 LR 所指向的 RAM 单元的第 b 位清零。
- B. 把寄存器 LR 所指向的 RAM 单元的第 b 位置 1。
- C. 把寄存器 LR 所指向的 RAM 单元的第 b 位进行测试，若该位是 1，则状态标志 SF 为 0。若该位是 0，则状态标志 SF 为 1。

5. 进位标志操作指令

	指 令	操 作	CF	SF	执行周期
A	CLR CF	CF←0	0	1	2
B	SET CF	CF←1	1	1	2
C	TESTP CF	SF←CF	—	*	1

- A. 把进位标志 CF 清零。
- B. 把进位标志 CF 置 1。
- C. 对进位标志 CF 进行测试，把 CF 传送到 SF 中。

6. 跳转指令

指 令	操 作	CF	SF	执行周期
BSS label		—	1	2
LD MBR, #K		—	—	1

跳转指令仅当 SF 为 1 时才起作用，否则继续往下执行。

7. 子程序调用指令

指 令	操 作	CF	SF	执行周期
CALLS label		—	—	2
RET		—	—	2

调用子程序及调用返回指令，其中子程序的入口地址仅限于 000H~01FH。

8. CPU 控制指令

	指 令	操 作	CF	SF	执行周期
A	HOLD		—	1	1
B	NOP		—	—	1

- A. 执行该指令以后 MCU 处于省电模式，时钟停振，功耗极小。
- B. 空操作指令，执行该指令将不影响任何结果。

9. 定时计数器控制指令

指 令	操 作	CF	SF	执行周期
TMRST	Reset timer counter	—	—	1

定时器清零命令，把定时器的计数值全部清零，程序中常用这条指令来复位看门狗。

极限参数

参 数	符 号	范 围	单 位
电源电压	V_{DD}	-0.3~5.0	V
输入电压	V_{IN}	-0.3~ $V_{DD}+0.3$	V
输出电流	I_{OUT} (P53)	-20	mA
功耗	P_D	300	mW
贮存温度	Tstg	-40~+125	°C
工作温度	Topr	-20~+75	°C

电参数（除非特别说明，Ta=25°C）

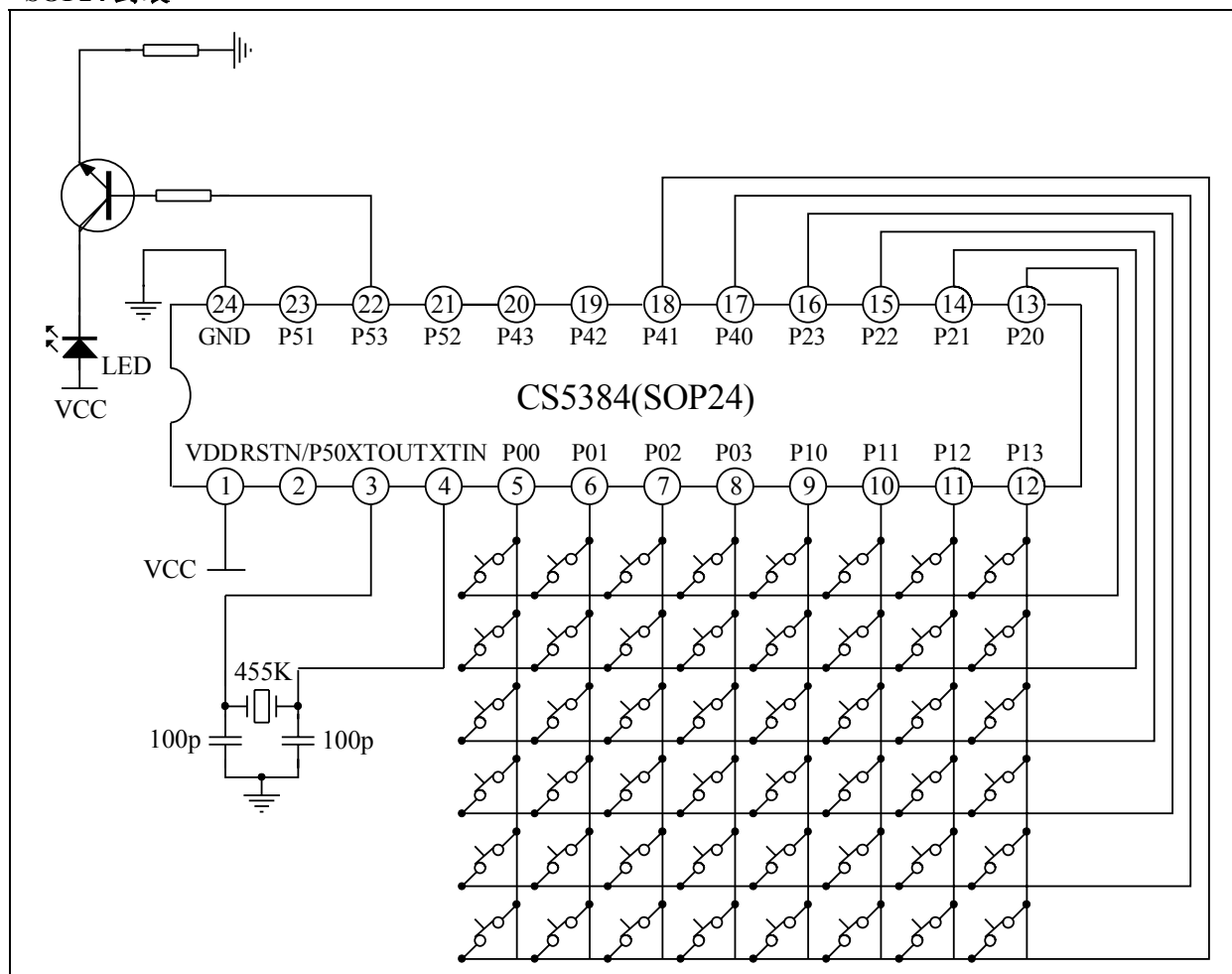
参 数	符 号	最小值	典型值	最大值	单 位	说 明
工作电压	V_{DD}	2	—	4	V	—
振荡频率	Fosc	300	455	1000	kHz	—
高电平输入电压	V_{IH}	$V_{DD} \times 0.7$	—	V_{DD}	V	—
低电平输入电压	V_{IL}	0	—	$V_{DD} \times 0.3$	V	—

DC 特性（除非特别说明，Ta=25°C）

参 数	符 号	最小值	典型值	最大值	单 位	说 明
工作电流	I_{DD}	—	—	1.0	mA	fc=455kHz
静态消耗电流	I_{DS}	—	—	1.0	μA	停振
下拉电阻	R_D	100	200	400	kΩ	(P0, P1, P2)
高电平输出电流	I_{OH}	-10	—	—	mA	$V_{OH}=1.5V$
低电平输出电流	I_{OL}	5	—	—	mA	$V_{OL}=1.5V$

典型应用线路图

SOP24 封装



SOP20 封装

